

Національний університет «Чернігівська політехніка»
Навчально-науковий інститут електронних та інформаційних технологій
Кафедра *інформаційних технологій та програмної інженерії*

“ЗАТВЕРДЖУЮ”

Завідувач кафедри

Білоус Ірина Володимирівна

“ _____ ” _____ 20__ р.

РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ
ПРОГРАМНО-АПАРАТНІ ЗАСОБИ ПЕРСОНАЛЬНИХ
КОМП'ЮТЕРІВ (ОК15)

Освітня програма «Інженерія програмного забезпечення»

Рівень вищої освіти – *перший (бакалаврський)*

Спеціальність *121 – Інженерія програмного забезпечення*

Мова навчання: *українська*

Статус дисципліни: *обов'язкова*

Форма навчан.	Рік навч.	Сем	Розподіл годин				Разом	За тиждень		ІНДЗ	Контр.
			Всього ауд.	Лек	Лаб.	СРС		Ауд.	СРС		
Денна	1	1	30	16	14	60	90	2	4	РГР	3

Чернігів – 2021 рік

Робоча програма Програмно-апаратні засоби персональних комп'ютерів
(назва навчальної дисципліни)
для студентів галузі знань 12 – «Інформаційні технології»
спеціальності 121 – «Інженерія програмного забезпечення»

Розробник робочої навчальної програми:
викладач кафедри інформаційних технологій та програмної інженерії

_____ (B.V. Нехай)
(підпис) (прізвище та ініціали)

Робоча програма схвалено на засіданні кафедри *інформаційних технологій та програмної інженерії*

Протокол від “31” серпня 2021 року № 1

Завідувач кафедри *інформаційних технологій та програмної інженерії*

_____ (I.V. Білоус)
(підпис) (прізвище та ініціали)

Abstract

ESIEIT/PI OK15 Software and hardware of personal computers

2021/2022 Sem. 1

Course Description

This course forms a strong foundation in the understanding and design of modern computing systems. Building on a computer organization base, this course explores techniques that go into designing a modern microprocessor. Fundamental understanding of computer architecture is key not only for students interested in hardware and processor design, but is a foundation for students interested in compilers, operating systems, and high-performance programming. This course will explore how the computer architect can utilize the increasing number of transistors available to improve the performance of a processor. Focus will be given to architectures that can exploit different forms of parallelism, whether they be implicit or explicit. This course covers architectural techniques such as multi-issue superscalar processors, out-of-order processors, Very Long Instruction Word (VLIW) processors, advanced caching, and multiprocessor systems.

Contents: Semiconductor Memories, associative memories, cache memories, interleaved memories, virtual memory, data communications devices, input/output devices, asynchronous/synchronous operation, arithmetic and logic units, hardware description languages, cellular arrays and automata, combinational logic, logic arrays, advanced technologies, algorithms implemented in hardware, gate arrays, emerging technologies, hardware/software interfaces, instruction set design, modelling of computer architecture, system architectures, integration and modelling, systems specification methodology, array and vector processors, associative processors, connection machines interconnection architectures, load balancing and task assignment, mimed processors, parallel processors, pipeline processors, tc scheduling and synchronization, simd processors, adaptable architectures, analogue computers, capability architectures, cellular architecture, dataflow architectures, heterogeneous (hybrid) systems, high-level language architectures, multithreaded processors, neural nets, neurocomputers pipeline processors, stack-oriented processor.

Contents: multi-issue superscalar processors, out-of-order processors, Very Long Instruction Word (VLIW) processors, advanced caching, and multiprocessor systems.

1 Опис навчальної дисципліни

Найменування показників	Галузь знань, напрям підготовки, освітньо-кваліфікаційний рівень	Характеристика навчальної дисципліни
		денна форма навчання
Кількість кредитів – 3	Галузь знань 12 Інформаційні технології	Обов'язкова
Модулів – 1	Спеціальність: <i>121 – Інженерія програмного забезпечення</i> Освітньо-професійна програма: <i>Інженерія програмного забезпечення</i>	Рік підготовки:
Змістових модулів – 3		1-й
Індивідуальне науково-дослідне завдання – РГР		Семестр
Загальна кількість годин – 90		1-й
Тижневих годин: аудиторних – 2; самостійної роботи і індивідуальної студента – 4;	Освітньо-кваліфікаційний рівень: бакалавр	Лекції
		16
		Лабораторні
		14
		Самостійна робота
		60
		Вид контролю:
Залік		

Примітка.

Співвідношення кількості годин аудиторних занять до самостійної і індивідуальної роботи становить: 30:60 = 1:2 ;

Застосовані скорочення:

ПК – персональні комп'ютери.

ЕОС – електронно-обчислювальні системи.

Передумовою для вивчення дисципліни є наявність повної загальної середньої освіти (математика, фізика, українська мова, англійська мова).

Дисципліна є базовою для вивчення дисциплін «Основи програмування», «Проектування трансляторів»

2 Мета та завдання навчальної дисципліни

Мета навчальної дисципліни – формування наукового рівня інженерного мислення майбутнього фахівця, містить в собі теоретичну базу, де розглядаються сучасні принципи побудови основних функціональних вузлів ПК: вузла управління та арифметико-логічного вузла центрального процесорного пристрою, пам'яті ПК та об'єднуючої системної шини.

Виходячи з цього, викладання курсу «Програмно-апаратні засоби персональних комп'ютерів» підпорядковане з'ясуванню загальних проблем побудови ПК, та побудови ПК з заданими архітектурними та технічними характеристиками.

Під час вивчення дисципліни здобувач вищої освіти (ЗВО) має набути або розширити наступні загальні (ЗКх) та фахові (ФКх) компетентності, передбачені освітньою програмою:

ЗК1. Здатність до абстрактного мислення, аналізу та синтезу.

ЗК2. Здатність застосовувати знання у практичних ситуаціях.

ЗК5. Здатність вчитися і оволодівати сучасними знаннями.

ЗК6. Здатність до пошуку, оброблення та аналізу інформації з різних джерел.

ЗК13. Здатність працювати в міжнародному контексті.

ФК17. Здатність розробляти архітектури, модулі та компоненти програмних систем.

ФК22. Здатність застосовувати фундаментальні і міждисциплінарні знання для успішного розв'язання завдань інженерії програмного забезпечення.

ФК28. Здатність до алгоритмічного та логічного мислення.

Завдання, які вирішуються в процесі вивчення дисципліни:

1) Ознайомлення з принципами побудови вузлів управління (ВУ) та арифметико-логічних вузлів (АЛВ) центрального процесорного пристрою ПК.

2) Вивчення особливостей побудови ієрархічної пам'яті ПК.

3) Вивчення сучасної технічної бази ПК: ЗВІС мікропроцесорів, пам'яті та інтерфейсних вузлів, ПЛІС.

4) Практичне засвоєння особливості характеристик і використання механізмів системної шини ПК.

5) Практичне вивчення програмних і технічних засобів підтримки розробки ПК.

6) Ознайомлення з основними тенденціями розвитку сучасних ПК з фонейманівською архітектурою.

Вивчення способів і методів оцінки ефективності обчислювальних архітектур.

3 Очікувані результати навчання з дисципліни

Під час вивчення дисципліни ЗВО має досягти або вдосконалити наступні програмні результати навчання (ПРН), передбачені освітньою програмою:

ПР01. Аналізувати, цілеспрямовано шукати і вибирати необхідні для вирішення професійних завдань інформаційно-довідникові ресурси і знання з урахуванням сучасних досягнень науки і техніки.

ПР05. Знати і застосовувати відповідні математичні поняття, методи домен-

ного, системного і об'єктно-орієнтованого аналізу та математичного моделювання для розробки програмного забезпечення.

ПР07. Знати і застосовувати на практиці фундаментальні концепції, парадигми і основні принципи функціонування мовних, інструментальних і обчислювальних засобів інженерії програмного забезпечення.

ПР13.Знати і застосовувати методи розробки алгоритмів, конструювання програмного забезпечення та структур даних і знань.

У підсумку ЗВО повинні

знати:

1. базові поняття ЕОС (мікропроцесор, ієрархія пам'яті, архітектура ПК та ЕОС);
2. основні характеристики та параметри ЕОС та ПК (розрядність, адресний простір, продуктивність);
3. найбільш поширені системи обчислення та форми запису чисел, які використовуються в ПК (десяткову, двійкову, шістнадцяткову, цілі числа);
4. формати даних, поняття про біт, тетраду, байт, слово;
5. типові архітектури ЕОС та ПК (ядро, шини, пам'ять, периферія);
6. формати та групи команд, команди пересилання, різновиди адресації;
7. основи паралелізації обчислень.

вміти:

1. розробляти алгоритм вирішення простої задачі із застосуванням ПК (додавання чисел, копіювання масиву, затримка);
2. розробляти структури ПК для вирішення задачі з демонстрацією результату засобами лабораторного стенду;
3. розробляти систему пам'яті для конкретних вихідних параметрів..

4 Критерії оцінювання результатів навчання

З тими ЗВО, які до проведення підсумкового семестрового контролю не встигли виконати всі обов'язкові види робіт та мають підсумкову оцінку від 35 до 59 балів (за шкалою оцінювання), проводяться додаткові індивідуальні заняття, за результатами яких визначається, наскільки глибоко засвоєний матеріал, та чи необхідне повторне вивчення дисципліни.

Дисципліну можна вважати такою, що засвоєна, якщо ЗВО:

1) **знає:**

- базові поняття ЕОС (мікропроцесор, ієрархія пам'яті, архітектура ПК та ЕОС);
- основні характеристики та параметри ЕОС та ПК (розрядність, адресний простір, продуктивність);
- найбільш поширені системи обчислення та форми запису чисел, які використовуються в ПК (десяткову, двійкову, шістнадцяткову, цілі числа);
 - формати даних, поняття про біт, тетраду, байт, слово;
 - типові архітектури ЕОС та ПК (ядро, шини, пам'ять, периферія);
 - формати та групи команд, команди пересилання, різновиди адресації;
 - основи паралелізації обчислень.

2) вміс:

- розробляти алгоритм вирішення простої задачі із застосуванням ПК (додавання чисел, копіювання масиву, затримка);
- розробляти структури ПК для вирішення задачі з демонстрацією результату засобами лабораторного стенду;
- розробляти систему пам'яті для конкретних вихідних параметрів.

5 Засоби діагностики результатів навчання

Засобами оцінювання та методами демонстрування результатів навчання з дисципліни є поточний та семестровий контроль. Поточний контроль складається з опитувань, які проводяться під час лекцій, а також – захисту лабораторних та розрахунково-графічних робіт. Запитання для поточного контролю знаходяться у відповідних методичних рекомендаціях. Семестровий контроль проводиться у вигляді заліку, запитання до якого на початку семестру розміщується у системі дистанційного навчання. Залікові запитання знаходяться в пакеті документації на дисципліну.

6 Програма навчальної дисципліни**Змістовий модуль 1. Загальні питання історії та побудови комп'ютерів****Тема 1. Рівні деталізації та еволюція засобів автоматизації обчислень**

Визначення поняття архітектура. Рівні деталізація структури обчислювальної машини. Еволюція засобів автоматизації обчислень.

Тема 2. Концепція машини зі зберігаємою в пам'яті програмою. Типи структур ЕОС та ПК

Принципи двійкового кодування. Принципи програмного керування. Принципи однорідності пам'яті. Принцип адресності. Структури обчислювальних машин та систем. Перспективи удосконалення архітектур ОМ та ОС.

Тема 3. Класифікація архітектур системи команд. Типи та формати операндів

Класифікація за складом та складності команд. Класифікація за місцем зберігання операндів. Регістрова архітектура. Архітектура з виділеним доступом до пам'яті. Числова інформація. Символьна інформація. Логічні дані. Рядки. Інші види інформації.

Тема 4. Типи та формати команд.

Команди пересилання даних. Команди арифметичної та логічної обробки. SIMD- команди. Команди для роботи з рядками. Команди перетворювання. Команди вводу/виводу. Команди керування системою. Команди керування потоком команд. Довжина команди. Адреса в форматі команди. Способи адресації. Система операцій.

Тема 5. Фон-нейманівська концепція ЕОС

Пристрій керування. АЛУ. Основна пам'ять. Модуль вводу/виводу. Мікрооперації та мікропрограми.

Тема 6. Цикл команди

Опис стандартних циклів для гіпотетичної машини. Цикли з косвеною адресацією, та перериванням. Діаграма стану циклу команди.

Тема 7. Основні показники та критерії ефективності ПК

Швидкодія. Способи побудови критеріїв ефективності. Нормалізація приватних показників. Врахування пріоритету приватних показників.

Змістовий модуль 2. Принципи побудови елементарного процесору та організація шин

Тема 8. Центральний пристрій керування ЦП

Функції центрального пристрою керування ЦП. Модель пристрою керування. Структура пристрою керування. Мікропрограмний автомат з жорсткою логікою. Мікропрограмний автомат з програмною логікою.

Тема 9. Операційний пристрій ЦП

Структури операційних пристроїв. Операційний пристрій з жорсткою структурою. Операційний пристрій з магістральною структурою. Базис цілочисельних операційних пристроїв. Множення зі знаком, цілих чисел та правильного дробу. Реалізація логічних операцій. Операційні пристрої з плаваючою комою.

Тема 10. Прискорення алгебраїчних операцій

Логічні методи прискорення множення. Апаратні методи прискорення множення. Заміна ділення множенням на зворотною величину. Прискорення обчислення часткових залишків. Алгоритм SRT. Ділення в надлишкових системах числення.

Тема 11. Типи та реалізація шин

Типи шин. Ієрархія шин. Фізична реалізація шин. Розподілення ліній шини. Виділені та мультиплексовані шини.

Тема 12. Типи та реалізація шин. Арбітраж шин

Типи шин. Ієрархія шин. Фізична реалізація шин. Розподілення ліній шини. Виділені та мультиплексовані шини. Схеми пріоритетів. Схеми арбітражу.

Тема 13. Протокол шини та методи підвищення ефективності.

Синхронний та асинхронний протоколи. Пакетний режим пересилання інформації. Конвеєризація транзакцій. Протокол з розщепленням транзакцій. Збільшення полоси пропускання шини. Прискорення транзакцій. Підвищення ефективності шини з декількома ведучими.

Змістовий модуль 3. Організація пам'яті обчислювальної машини та системи вводу/виводу

Тема 14. Ієрархія та характеристики запам'ятовуючих пристроїв.

Характеристики системи пам'яті. Ієрархія запам'ятовуючих пристроїв. Блочна організація основної пам'яті. Організація мікросхем пам'яті. Синхронні та асинхронні запам'ятовуючі пристрої. Оперативні запам'ятовуючі пристрої. Постійні запам'ятовуючі пристрої. Енергонезалежні оперативні запам'ятовуючі пристрої. Спеціальні типи оперативної пам'яті.

Тема 15. Виявлення та виправлення помилок у пам'яті. Стекова та асоціативна пам'ять. Кеш-пам'ять.

Виявлення та виправлення помилок у пам'яті. Стекова пам'ять. Асоціативна пам'ять. Розмір кеш-пам'яті. Розмір рядка. Способи відображення оперативної пам'яті на кеш-пам'ять. Алгоритми заміщення інформації у заповненій кеш-

пам'яті. Алгоритми узгодження вмісту кеш-пам'яті та основної пам'яті. Змішана та розподілена кеш-пам'ять. Однорівнева та багаторівнева кеш-пам'ять. Дисконва кеш-пам'ять.

Тема 16. Зовнішня пам'ять та модулі вводу/виводу.

Магнітні диски, та масиви магнітних дисків з надлишковістю. Адресний простір системим вводу/виводу. Зовнішні пристрої та модулі вводу/виводу. Методи керування вводом/виводом. Канали та процесори вводу/виводу.

7 Структура навчальної дисципліни

Тема за навчальною програмою дисципліни	Кількість годин для денної форми навчання							
	Всього	У тому числі						Самостійна робота
		Лекції		Лабораторні		Самостійна робота		
1	2	3	4	5	6	7	8	9
Змістовий модуль 1. Загальні питання історії та побудови комп'ютерів								
1.1 Рівні деталізації та еволюція засобів автоматизації обчислень	4	1	0	3				
1.2 Концепція машини зі зберігаємою в пам'яті програмою. Типи структур ЕОС та ПК	4	1	0	3				
1.3 Класифікація архітектури системи команд. Типи та формати операндів	4	1	0	3				
1.4 Типи та формати команд.	8	1	4	3				
1.5 Фон-нейманівська концепція ЕОС. Мікрооперації.	4	1	0	3				
1.6 Цикл команди	8	1	4	3				
1.7 Основні показники та критерії ефективності ПК	4	1	0	3				
Разом за змістовим модулем 1	36	7	8	21				
Змістовий модуль 2. Принципи побудови елементарного процесору та організації шин.								
2.1 Центральний пристрій керування ЦП	5	1	0	4				
2.2 Операційний пристрій ЦП	5	1	0	4				
2.3 Прискорення алгебраїчних операцій	7	1	2	4				
2.4 Типи та реалізація шин	7	1	2	4				
2.5 Арбітраж шин	5	1	0	4				
2.6 Протокол шини та методи підвищення ефективності.	7	1	2	4				
Разом за змістовим модулем 2	36	6	6	24				
Змістовий модуль 3. Організація пам'яті обчислювальної машини та системи вводу/виводу								
3.1 Ієрархія та характеристики запам'ятовуваних пристроїв.	6	1	0	5				
3.2 Виявлення та виправлення помилок у пам'яті. Стекова та асоціативна пам'ять. Кеш-пам'ять.	6	1	0	5				
3.3 Зовнішня пам'ять та модулі вводу/виводу.	6	1	0	5				
Разом за змістовим модулем 3	18	3	0	15				
Усього годин за дисципліну	90	16	14	60				

8 Теми лабораторних занять

№ з/п	Назва теми	Кількість годин
Модуль 1		
1	Вступне заняття. Ознайомлення з універсальним стендом, робочими місцями та правилами проведення та здачі лабораторних робіт. Вступний інструктаж з техніки безпеки	2
2	Архітектура ПК та системи команд	2
3	Програмування процесів що розгалужуються	2
4	Програмування циклу з переадресуванням.	2
5	Підпрограми та стек.	2
6	Командний цикл процесору	2
7	Дослідження кеш-пам'яті.	2
Разом		14

9 Самостійна робота

№ з/п	Назва теми	Кількість Годин
1	Рівні деталізації та еволюція засобів автоматизації обчислень	3
2	Концепція машини зі зберігаємою в пам'яті програмою. Типи структур ЕОС та ПК	3
3	Класифікація архітектури системи команд. Типи та формати операндів	3
4	Типи та формати команд.	3
5	Фон-нейманівська концепція ЕОС. Мікрооперації.	3
6	Цикл команди	3
7	Основні показники та критерії ефективності ПК	3
8	Центральний пристрій керування ЦП	4
9	Операційний пристрій ЦП	4
10	Прискорення алгебраїчних операцій	4
11	Типи та реалізація шин	4
12	Арбітраж шин	4
13	Протокол шини та методи підвищення ефективності.	4
14	Ієрархія та характеристики запам'ятовуючих пристроїв.	5
15	Виявлення та виправлення помилок у пам'яті. Стекова та асоціативна пам'ять. Кеш-пам'ять.	5
16	Зовнішня пам'ять та модулі вводу/виводу.	5
Разом		90

10 Індивідуальні завдання

Робочим планом передбачено виконання індивідуальних завдань у вигляді самостійної, контрольної, розрахунково-графічної роботи, коли ЗВО, базуючись

на поняттях проектування обчислювальних машин, на конкретних прикладах розробляють систему основної пам'яті та операційний пристрій.

Метою контрольної роботи є перевірка засвоєння студентами лекційного матеріалу та вміння самостійно вирішувати прості задачі проектування обчислювальних машин.

Мета виконання розрахунково-графічної роботи полягає у закріпленні теоретичного матеріалу та отриманні практичних навичок розробки підсистеми кеш-пам'яті для мікропроцесорної системи, у відповідності до галузі задач, з оформленням звітної документації згідно діючих державних стандартів.

ЗВО отримує завдання на розрахунково-графічну роботу у вигляді алгоритму задачі що має вирішувати мікропроцесорна система. На основі цього ЗВО має провести ряд досліджень комбінуючи різні структури та механізми роботи з метою визначення оптимального варіанту за критерієм продуктивності.

У розрахунково-графічній роботі мають бути такі розділи:

- опис алгоритму за допомогою асемблеру мікропроцесорної системи;
- результати проведення дослідів;
- структура отриманої конфігурації кеш-пам'яті;
- висновки по результатах з поясненнями.

11 Методи контролю

Оцінювання знань студентів здійснюється відповідно до [«Положення про поточне та підсумкове оцінювання знань здобувачів вищої освіти Національного університету «Чернігівська політехніка»](#).

Поточний контроль проводиться шляхом спілкування із ЗВО під час лекцій, практичних занять та консультацій, рішення задач під час виконання самостійної та контрольної роботи та опитувань студентів під час захисту лабораторних робіт.

Бали, які набрані студентом під час поточного контролю, дораховуються до модульних оцінок.

Підсумковий контроль включає модульний та семестровий контроль. Модульний контроль проводиться у вигляді письмової відповіді на теоретичне запитання та вирішення практичної задачі.

Семестровий контроль у вигляді *заліку* проводиться під час сесії з чотирма запитаннями по 10 балів максимум за кожне. Оцінка за результатами вивчення дисципліни формується шляхом додавання підсумкових результатів поточного контролю до залікової оцінки. Взаємозв'язок між набраними балами і оцінкою наведений у розділі 12.

У випадку, якщо ЗВО протягом семестру не виконав в повному обсязі передбачених робочою програмою всіх видів навчальної роботи, має невідпрацьовані лабораторні роботи або не набрав мінімально необхідну кількість балів (20), він не допускається до складання заліку під час сесії, але має право ліквідувати академічну заборгованість у порядку, передбаченому [«Положенням про поточне та підсумкове оцінювання знань здобувачів вищої освіти Національного університету «Чернігівська політехніка»](#).

Повторне складання заліку з метою підвищення позитивної оцінки не дозволяється.

За результатами семестру в залікову відомість виставляється оцінка відповідно до шкали оцінювання, що наведена в наступному розділі.

Жодні форми порушення академічної доброчесності не толеруються. Політика дотримання академічної доброчесності ґрунтується на [«Кодексі академічної доброчесності Національного університету «Чернігівська політехніка»»](#).

12 Розподіл балів, які отримують студенти

Поточний контроль за модулями

Модуль за тематичним планом дисципліни та форма контролю	Кількість балів
Змістовий модуль 1. Базові засади Загальні питання історії та побудови комп'ютерів	0... 20
1 Повнота ведення конспектів занять.	0... 2
2 Підготовленість до лабораторних робіт.	0... 4
3 Самостійність виконання лабораторних робіт.	0... 8
4 Своєчасність виконання лабораторних робіт.	0... 6
Змістовий модуль 2. Принципи побудови елементарного процесору та організація шин.	0... 18
1 Повнота ведення конспектів занять.	0... 2
2 Підготовленість до лабораторних робіт.	0... 3
3 Самостійність виконання лабораторних робіт.	0... 8
4 Своєчасність виконання лабораторних робіт.	0... 5
Змістовий модуль 3. Особливості Організація пам'яті обчислювальної машини та системи вводу/виводу	0... 2
1 Повнота ведення конспектів занять.	0... 2
Оцінка за РГР	0... 20
Семестрова оцінка поточного контролю	0... 60

Для захисту лабораторної роботи здобувач вищої освіти повинен відповідати на всі контрольні запитання з методичних вказівок та на два запитання за вибором викладача з лекційного курсу за темою лабораторної роботи. Для денної форми навчання за кожну лабораторну роботу студент отримує певну кількість балів з урахуванням максимальної кількості балів згідно наведеної вище таблиці. При цьому враховується якість оформлення звіту та повнота відповідей на запитання при захисті лабораторної роботи.

Для захисту розрахунково-графічної роботи здобувач вищої освіти повинен відповідати на всі контрольні запитання з методичних вказівок та на чотири за вибором викладача які стосуються безпосередньо варіанту завдання РГР.

Шкала оцінювання: національна та ECTS

Сума балів за всі види навчальної діяльності	Оцінка ECTS	Оцінка за національною шкалою	
		для екзамену, курсового проекту	для заліку
90 – 100	A	відмінно	Зараховано
82-89	B	добре	
74-81	C		
64-73	D	задовільно	
60-63	E		
35-59	FX	незадовільно з можливістю повторного складання	не зараховано з можливістю повторного складання
0-34	F	незадовільно з обов'язковим повторним вивченням дисципліни	не зараховано з обов'язковим повторним вивченням дисципліни

13 Інструменти, обладнання та програмне забезпечення, використання яких передбачає навчальна дисципліна

Лекційний матеріал подається у вигляді презентацій за допомогою медіапроектора. Під час лекцій аналізуються проблемні ситуації, організується зворотний зв'язок з аудиторією шляхом формулювання запитань і стислих відповідей з обох сторін.

Лабораторне заняття включає проведення поточного контролю підготовленості студентів до виконання конкретної лабораторної роботи, виконання завдань теми заняття, оформлення індивідуального звіту з виконаної роботи та його захисту перед викладачем.

Особливістю виконання лабораторних робіт є застосування спеціального обладнання та прикладного програмного забезпечення навчальної лабораторії.

14 Методичне забезпечення

1. Методичні вказівки до розрахунково-графічної та лабораторних робіт з дисципліни "ПАЗ ПК" для студентів спеціальності 121 - "Інженерія програмного забезпечення". / Укл. Нехай В.В., 2018.-54 с.

15 Рекомендована література

1. Мікропроцесорна техніка : підручник : затверджено МОН України / Ю.І. Якименко, Т.О. Терещенко, Є.І. Сокол, В.Я. Жуйков, Ю.С. Петергеря. ; за ред. Т. О. Терещенко. - 2-ге вид., перероб. та допов. - Київ. : Кондор, 2018. - 439 С.
2. Злобін, Г.Г. Архітектура та апаратне забезпечення ПЕОМ : навч. посіб. / Г.Г. Злобін, Р.Є. Рикалюк. - К. : Каравела, 2006. - 301 С.

3. Матвієнко, М.П. Архітектура комп'ютера : навч. посіб. : рек. МОН України / М.П. Матвієнко, В.П. Розен, О.М. Закладний. - Київ. : Ліра-К, 2020. - 263 С.

Допоміжна

1. Text Book of Microprocessor Architecture and Programming/ Gadakh, Varat, Arvind & Demse - Maharashtra – 2009. – 422p
2. Structured Computer Organization/ Andrew S. Tanenbaum - 6th Edition - Prentice Hall, August 4, 2012. - 800 p.

16 Інформаційні ресурси

1. Апаратні засоби персонального комп'ютера коротко [Електронний ресурс]. – Режим доступу: <https://squeak.ru/uk/megafon/apparatnye-sredstva-personalnogo-kompyutera-kratko-apparatnye.html>.